

RECEPTION INPUT ELECTRIC FIELD STRENGTH DETECTION CIRCUIT

Patent Number: JP6054009
Publication date: 1994-02-25
Inventor(s): TAKASHIMA KATSUNORI
Applicant(s): NEC CORP
Requested Patent: JP6054009
Application Number: JP19920201700 19920729
Priority Number(s):
IPC Classification: H04L27/22
EC Classification:
Equivalents:

Abstract

PURPOSE:To detect accurately an electric field strength by sampling a prescribed level (symbol point) of a received wave when the electric field strength of a received digital modulation wave such as a $\pi/4$ shift QPSK modulation wave whose instantaneous level is fluctuated is detected.

CONSTITUTION:The detection circuit is provided with a logarithmic amplifier 1 receiving a digital modulation wave 101 whose instantaneous level is fluctuated and outputting a DC voltage 102 corresponding to its electric field strength, an A/D converter 2 receiving the DC voltage 102 and outputting a converted digital quantity 103, a clock recovery circuit 3 recovering a recovered clock 104 from the digital modulation wave 101 and a clock synchronization circuit 4 receiving the recovered clock 104, synchronizing it and outputting a sampling clock 105 having a timing coincident with a symbol point of the digital modulation wave 101, and the sampling clock 105 is used for the sampling timing of the A/D converter 2 so as to sample the symbol point where the level of the received digital modulation wave 101 is constant.

Data supplied from the **esp@cenet** database - 12

Best Available Copy

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-54009

(43) 公開日 平成 6 年 (1994) 2 月 25 日

(51) Int.Cl.⁵

H 0 4 L 27/22

識別記号

庁内整理番号

F I

技術表示箇所

Z 9297-5K

C 9297-5K

審査請求 未請求 請求項の数 1 (全 4 頁)

(21) 出願番号 特願平4-201700

(22) 出願日 平成 4 年 (1992) 7 月 29 日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目 7 番 1 号

(72) 発明者 高嶋 克典

東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

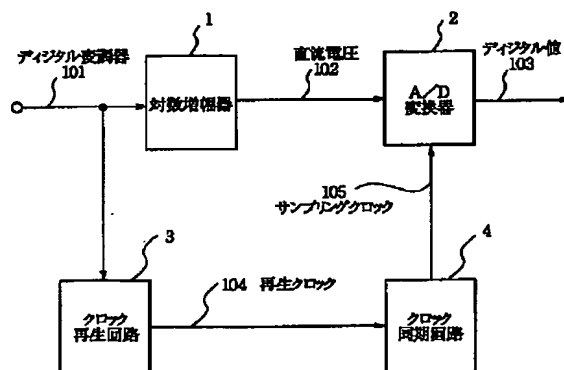
(74) 代理人 弁理士 京本 直樹 (外 2 名)

(54) 【発明の名称】 受信入力電界強度検出回路

(57) 【要約】

【目的】 瞬時振幅が変動する、 $\pi/4$ シフト QPSK 変調波の如きデジタル変調波の受信入力電界強度を検出する場合に、受信波の一定振幅値 (シンボル点) をサンプリングして正確な電界強度検出を行う。

【構成】 瞬時振幅が変動するデジタル変調波 101 を受信入力とし、その電界強度に対応した直流電圧 102 を出力する対数増幅器 1 と、直流電圧 102 を入力としてデジタル値 103 に変換して出力する A/D 変換器 2 と、デジタル変調波 101 から再生クロック 104 を再生するクロック再生回路 3 と、再生クロック 104 を入力として同期させ、デジタル変調波 101 のシンボル点に一致するタイミングを有するサンプリングクロック 105 を出力するクロック同期回路 4 とを備え、サンプリングクロック 105 を A/D 変換器 2 のサンプリングタイミングとすることにより、受信したデジタル変調波 101 の振幅値が一定であるシンボル点をサンプリング可能とする。



1

【特許請求の範囲】

【請求項1】 瞬時振幅が変動するデジタル変調波を受信入力とし、前記デジタル変調波の電界強度に対応した直流電圧を出力する対数増幅器と、前記直流電圧を入力としてこれをデジタル値に変換するA/D変換器とを備えて前記デジタル変調波の受信入力電界強度を検出する受信入力電界強度検出回路において、前記デジタル変調波を入力とし前記デジタル変調波から得られる再生クロックを出力するクロック再生回路と、前記再生クロックを入力とし前記再生クロックと同期して前記デジタル変調波のシンボル点に合致するサンプリングクロックを出力するクロック同期回路とを備え、前記サンプリングクロックを前記A/D変換器のサンプリングタイミングとすることを特徴とする受信入力電界強度検出回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は受信入力電界強度検出回路に関し、特に $\pi/4$ シフトQPSK変調波の如く瞬時振幅が変化するデジタル変調された受信入力の電界強度を正確に提供することを可能とした受信入出力電界強度検出回路に関する。

【0002】

【従来の技術】 従来、この種の受信入力電界強度検出回路は、図3に示すように、 $\pi/4$ シフトQPSK変調パターンの如く、時時刻刻瞬時振幅が変動するデジタル変調101を受信入力とし、デジタル変調波101の電界強度に対応した直流電圧102を出力する対数増幅器1と、直流電圧102を入力とし、デジタル値103に変換するA/D変換器2とを備え、外部クロック106をA/D変換器2のサンプリングタイミングとして構成されていた。

【0003】

【発明が解決しようとする課題】 上述した従来の受信入力電界強度検出回路では、A/D変換器のサンプリングタイミングとして外部から与えられるクロックを使用しているため、瞬時振幅が $\pi/4$ シフトQPSK変調波の如きデジタル変調波の電界強度検出を行なおうとすると、サンプリングタイミングにより本来のシンボル点以外の電界強度を検出してしまい、得られる電界強度が瞬時振幅の変動に対応して変動し、正しい電界強度検出が容易でなく、また得られる値は、上述のように瞬時振幅の変動によるバラツキを持つので、一定値を得るためには、長時間サンプリングして平均化する必要があり、瞬時振幅の変動は変調パターンの種類によってそれぞれ異なるため、平均化して得られる値も異なってしまうという問題点があった。

【0004】 本発明の目的は上述した問題点を介し、検出電界強度が受信入力波の瞬時振幅に対応して変動することなく、かつ変調パターンの種類によって異なることの

2

ない簡素な構成の受信入力電界強度検出回路を提供することにある。

【0005】

【課題を解決するための手段】 本発明の受信入力電界強度検出回路は、瞬時振幅が変動するデジタル変調波を受信入力とし、前記デジタル変調波の電界強度に対応した直流電圧を出力する対数増幅器と、前記直流電圧を入力としてこれをデジタル値に変換するA/D変換器とを備えて前記デジタル変調波の受信入力電界強度を検出する受信入力電界強度検出回路において、前記デジタル変調波を入力とし前記デジタル変調波から得られる再生クロックを出力するクロック再生回路と、前記再生クロックを入力とし前記再生クロックと同期して前記デジタル変調波のシンボル点に合致するサンプリングクロックを出力するクロック同期回路とを備え、前記サンプリングクロックを前記A/D変換器のサンプリングタイミングとする構成を有する。

【0006】

【実施例】 次に、本発明について図面を参照して説明する。

【0007】 図1は、本発明の一実施例を示すブロック図、図2は図1の実施例のデジタル変調波出力の変調パターンと、再生クロックおよび再生クロックに同期したサンプリングクロックとのタイミング関係を示すタイミングチャートである。

【0008】 図1に示す実施例は、 $\pi/4$ シフトQPSK変調パターンによる変調を施され、瞬時振幅が変動するデジタル変調波101を受信入力とし、デジタル変調波101の電界強度に対応した直流電圧102を出力する対数増幅器1と、直流電圧102を入力とし、これをデジタル値103に変換するA/D変換器2と、デジタル変調波101を入力とし再生クロック104を出力するクロック再生回路3と、再生クロック104を入力とし、これと同期したサンプリングクロック107を出力するクロック同期回路4とを備えている。

【0009】 次に、図2を併せ参照しつつ図1の実施例の動作について説明する。

【0010】 本実施例では、 $\pi/4$ シフトQPSK変調パターンによる図2(a)に示すような、瞬時振幅の変動が異なるデジタル変調波を入力とし、クロック再生回路3により図2(b)に示すような再生クロック104を再生する。

【0011】 この再生クロック104はクロック同期回路4に入力され、図2(c)に示すような再生クロック104に同期したかつシンボル点をサンプリングタイミングとするサンプリングクロック105を出力する。

【0012】 このサンプリングクロック104のタイミングでA/D変換器2にて図2(a)に示すような瞬時振幅の変動するデジタル変調波101をシンボル点に合致してサンプリングすることにより、図2に示すよう

3

4

に、入力する変調パターンの種類にかかわらず、必ず瞬時振幅が一定値となるシンボル点サンプリングを確保することができる。

【0013】

【発明の効果】以上説明したように本発明は、瞬時振幅が変化するデジタル変調された受信入力の世界強度を検出する場合、受信したデジタル変調波から再生した再生クロックに同期させたサンプリングクロックを発生して、デジタル変調された受信入力の対数増幅後の直流電圧をデジタル化するA/D変換器のシンボル点サンプリングに使用することにより、瞬時振幅が変動するデジタル変調波においても必ず一定振幅値を示すシンボル点をサンプリングすることができるため、変調パターンが異なっても、平均化することなく一定値を得ることができるという効果がある。

【図面の簡単な説明】

【図1】本発明の一実施例の受信入力世界強度検出回路を示すブロック図である。

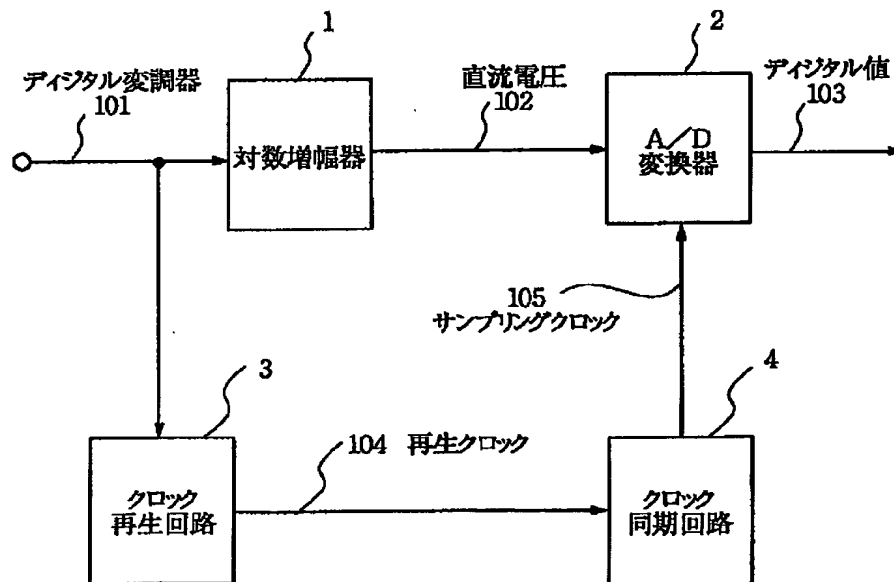
【図2】図1の本実施例におけるデジタル変調波入力の変調パターン(a)と再生クロック(b)およびサンプリングクロック(c)とのタイミング関係を示すタイミングチャートである。

【図3】従来の受信入力世界強度検出回路のブロック図である。

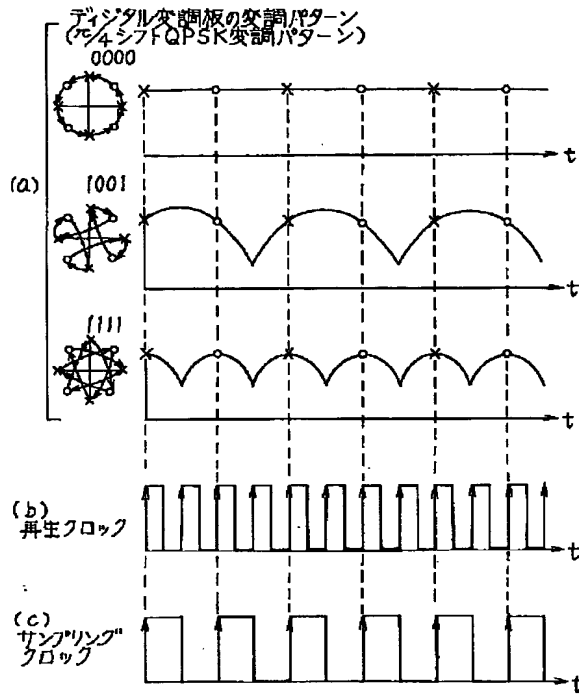
【符号の説明】

- | | |
|-----|------------|
| 1 | 対数増幅器 |
| 2 | A/D変換器 |
| 3 | クロック再生回路 |
| 4 | クロック同期回路 |
| 101 | デジタル変調波 |
| 102 | 直流電圧 |
| 103 | デジタル値 |
| 104 | 再生クロック |
| 105 | サンプリングクロック |
| 106 | 外部クロック |

【図1】



【図2】



【図3】

